

Anwendungsexploration durch effiziente FPGA basierende Emulation unter Verwendung von dynamischer Rekonfigurierbarkeit

Fynn Schwiegelshohn

Kurzfassung

In dieser Dissertation wird das Anwendungsgebiet von dynamisch partiell rekonfigurierbaren FPGAs analysiert. Aus einem Vergleich der FPGA-Technologie mit konkurrierenden Technologien und anschließender Bewertung resultiert eine Klasse von Anwendungen mit hoher Performanz, hoher Energieeffizienz sowie verfügbarer Programmierbarkeit, die von dynamisch partiell rekonfigurierbaren FPGAs profitieren kann. In dieser Anwendungsklasse dürfen außerdem niedrige Anschaffungskosten keine dominierende Rolle spielen. Die autonome Robotik wird als ein Beispiel dieser Anwendungsklasse identifiziert und in der Dissertation exemplarisch verwendet, um den Vorteil des Einsatzes von dynamisch partiell rekonfigurierbaren FPGAs zu zeigen. Da der Einsatz von dynamischer Rekonfiguration mit Latenzkosten verbunden ist, sollte für eine Kandidatenanwendung zunächst die minimal benötigte Anzahl an Rekonfigurationen ermittelt werden. Dazu wird in dieser Dissertation eine Methodik vorgestellt, die das Rekonfigurationsminimierungsproblem als Shortest-Common-Supersequence Problem interpretiert und somit die Benutzung entsprechender Lösungsverfahren erlaubt.

Anschließend wird jeweils eine Methode für Kernalgorithmen der Lokalisierungsphase und der Bewegungsphase der autonomen Robotik zur Umsetzung auf dynamisch partiell rekonfigurierbaren FPGAs entwickelt. Dazu wird bei der Lokalisierungsphase eine neue parallele Implementierung des Partikelfilters vorgestellt. Die Hauptherausforderung bei der Parallelisierung des Partikelfilters stellt der Resampling-Schritt dar, da dieser in den klassischen Implementierungen sequentiell abläuft. In dieser Dissertation wird eine neue Resampling-Methode entworfen, die diesen Engpass beseitigt und eine vollständige Parallelisierung zulässt.

Bei der Bewegungsphase wird das Inverse Kinematik Problem mit Hilfe einer Kombination von inverser Jacobi-, pseudo-inverser Jacobi, Gradienten- und Newton-Verfahren gelöst. Da aufgrund von Ressourcenbeschränkungen des FPGAs lediglich 2 Verfahren gleichzeitig zur Verfügung stehen, wurde eine Architektur entwickelt, die die dynamische Rekonfiguration dieser numerischen Verfahren zulässt.