

Simulation von Mehrkernsystemen mit Network-on-Chip Kommunikation

Philipp Wehner

Gelsenkirchen, 01.07.2017

Die fortschreitende Entwicklung eingebetteter Systeme setzt neue Technologien und Methoden voraus, um dem steigenden Komplexitätsgrad begegnen zu können. Während Ein-Kern Prozessoren noch bis vor wenigen Jahren den Markt dominierten, stellen Multi- und Many-Core Systeme den heutigen Stand der Technik dar. Problematisch ist in diesem Kontext, dass die Entwicklung der Hardware langsamer vonstattengeht als die Entwicklung etwaiger Entwurfs- und Evaluationssoftware. Änderungen an der Hardware resultieren weiterhin in einem nicht vernachlässigbaren Zeitaufwand bei der Entwicklung von Prototypen.

Mit Hilfe virtueller Entwicklungsumgebungen wird eine Möglichkeit geschaffen, die Erstellung von Software auch ohne reale Prototypen zu unterstützen. Dieses als *Virtual Prototyping* bezeichnete Verfahren wird im Rahmen dieser Arbeit auf die Simulation von Network-on-Chip-basierten Mehrkernsystemen angewandt.

Der Stand der Technik wird hierbei zumeist von Insellösungen dominiert, welche für spezifische Anwendungsfälle oft nicht hinreichend erweiterbar sind. Im Rahmen dieser Dissertation wird daher ein Simulator vorgestellt, welcher flexibel einsetzbar ist und auch die verteilte Ausführung einzelner Programmbestandteile unterstützt. Hierzu wird die Simulation des on-Chip-Netzwerkes von der Ausführung der Prozessormodelle getrennt. Die Steuerung der Simulatorbestandteile wird durch einen Scheduler realisiert. Da die an der Simulation beteiligten Komponenten, wie beispielsweise OVP-Prozessormodelle und das simulierte NoC, gewöhnlich nicht mit der gleichen Geschwindigkeit ausgeführt werden, müssen Methoden gefunden werden, um die unterschiedlichen Systeme miteinander zu verbinden. Beispielsweise müssen angebundene Simulatoren für Prozessoren dahingehend erweitert werden, dass sie mit dem simulierten Netzwerk interagieren können. So wird vermieden, dass es aufgrund der Implementierung zu späteren Ungenauigkeiten gegenüber der realen Hardware kommt. Diese Ungenauigkeiten schließen beispielsweise fehlerhaft ermittelte Ausführungszeiten oder einen fehlerhaften Programmablauf ein.

Ferner wird ein Konzept präsentiert um reale Hardware mit in die Simulation einzubeziehen. Neuartig ist in diesem Zusammenhang nicht zuletzt die Verwendung heterogener Systeme, wodurch Netzwerke erschaffen werden, welche Aufgaben mit unterschiedlichen Anforderungen lösen können. Beachtung finden auch Datenaustauschformate sowie Techniken zur dynamischen partiellen Rekonfiguration.

Die finale Simulationsumgebung kann unter anderem Anwendung in der Entwicklung von Fahrerassistenzsystemen sowie dem Internet der Dinge finden. Es kann auf eine virtuelle Entwicklungsumgebung zurückgegriffen werden, um die betrachteten Themen unter realistischen Bedingungen zu untersuchen. Somit ergeben sich weitere Anwendungsgebiete, welche im Rahmen dieser Dissertation am Beispiel von Ladestationen im automobilen Kontext betrachtet werden.

Der vorgestellte Simulator wird anhand bekannter Benchmarks evaluiert. Somit wird sichergestellt, dass die Ergebnisse der Simulation vergleichbar mit anderen Forschungsarbeiten sind. Zudem wurde während der Arbeit eine Benchmark-Anwendung auf Basis einer Matrixmultiplikation entwickelt, welche auch die Untersuchung der Netzwerkkommunikation ermöglicht. Der Performanzvergleich eines Prototypens zeigt, dass die Simulationsergebnisse, in Abhängigkeit der betrachteten Matrizengrößen, um lediglich 2,5% bis 17,4% von der Programmausführung auf realer Hardware abweichen. Es kann ferner festgestellt werden, dass sich dieser relative Fehler verringert, je größer die zu berechnenden Matrizen sind.